

Les transistors à effets de champ

64 | 1970



Le transistor à effet de champ est un semiconducteur qui possède, comme le transistor classique, des propriétés d'amplification, auxquelles s'ajoutent toutefois d'autres caractéristiques particulières.

Le principe est connu depuis longtemps (1933) mais la réalisation industrielle en est assez récente.

Il existe deux types de transistors à effet de champ :

- les transistors basés sur les propriétés de la zone de charge d'espace d'une jonction PN : ils sont normalement désignés par l'abréviation FET (« Field Effect Transistors »)*
- les transistors à porte ou (grill) isolée (« insulated gate ») en particulier les transistors MOSFET (« Metal Oxide Silicon Field Effect Transistor »).*

Cette information Electronique décrit principalement le premier type de transistors.

1. DÉFINITION

Le transistor à effet de champ suivant la définition de SEVIN (*), est un semiconducteur dont la conductance est contrôlée par un champ électrique appliqué perpendiculairement aux lignes de courant.

Dans le cas du transistor à effet de champ, il faut noter que le courant traversant l'élément est dû à un seul type de porteurs de charge : des trous ou des électrons, suivant que le canal est du type N ou du type P. Il s'agit donc essentiellement de porteurs de charges majoritaires, alors que dans le cas des transistors classiques, le fonctionnement est déterminé également par les porteurs minoritaires.

Le fonctionnement du transistor FET est basé sur les propriétés de la zone de charge d'espace d'une jonction PN. Le comportement d'une telle jonction PN polarisée en sens inverse est décrit en détail ci-dessous :

2. LA JONCTION PN POLARISÉE EN SENS INVERSE

La figure 1 illustre une jonction PN polarisée en sens inverse.

Par diffusion, il apparaît une différence de potentiel de contact qui s'ajoute à la tension inverse appliquée. Il se forme ainsi une zone de charge d'espace qui s'élargit au fur et à mesure que la tension inverse augmente.

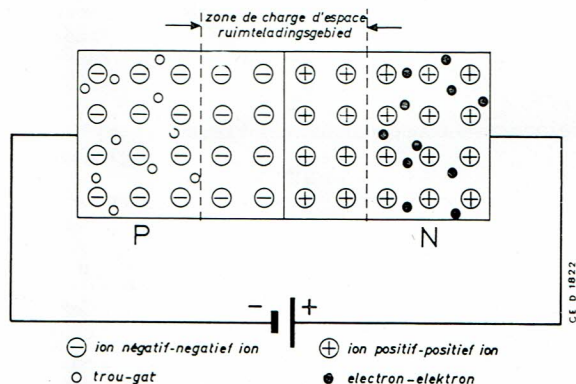


Fig. 1 Jonction PN polarisée en sens inverse

Le pôle + refoule en quelque sorte les trous de la zone P (Il en est de même pour les électrons de la zone N).

La zone de charge d'espace est donc une région exempte de porteurs de charge libres.

Si les matériaux P et N sont dopés de manière identique, la zone de charge d'espace s'étend symétriquement de part et d'autre de la jonction.

La figure 2 illustre ce qui se passe lorsque le matériau N (par exemple) est plus fortement dopé que le matériau P.

La zone de charge d'espace s'étend maintenant surtout du côté P. Si le nombre de donneurs (accepteurs), par exemple, est très grand par rapport au nombre d'accepteurs (donneurs), la zone de charge d'espace ne se localise pratiquement que du côté P (N).

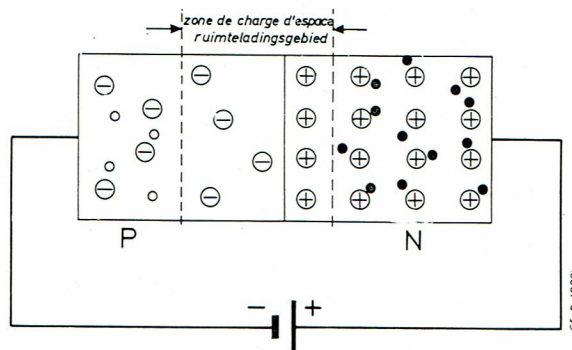


Fig. 2 Jonction PN polarisée en sens inverse, le matériau N étant plus fortement dopé que le matériau P

3. DESCRIPTION GÉNÉRALE D'UN TRANSISTOR A EFFET DE CHAMP

La figure 3 illustre, de manière simplifiée, la situation d'un transistor FET.

La concentration des impuretés dans le matériau N est suffisamment élevée pour que la zone de charge d'espace — due au potentiel de contact V_{GS} — soit pratiquement localisée dans la région P entre les deux régions N.

Comme il n'y a pas de porteurs de charge libres dans la zone de charge d'espace (sauf ceux créés par apport de chaleur), la conductance entre la SOURCE et le DRAIN dans la zone comprise entre les jonctions PN est uniquement déterminée par la région dans laquelle il existe des porteurs de charge libres.

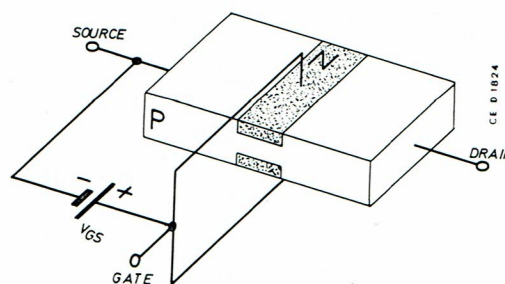


Fig. 3 Transistor à effet de champ

Il en résulte que V_{GS} contrôle la conductance en présence d'une tension V_{DS} appliquée entre SOURCE et DRAIN.

La région comprise entre les jonctions PN, appelée « CANAL » constitue la partie active du transistor à effet de champ. En outre, le comportement d'un FET dépend également du profil de dopage le long de la jonction PN (abrupte, linéaire, etc...).

* Léonce J. SEVIN Jr. : « Field effect-transistors » Mac Graw Hill 1955

Comme nous l'avons déjà dit, la zone de charge d'espace devient plus grande (s'étend) quand V_{GS} augmente (fig. 4). Pour une certaine valeur de V_{GS} , les deux zones de charge d'espace se touchent, ce qui a pour effet d'annuler le courant circulant du DRAIN vers la SOURCE.

Cette tension s'appelle la « TENSION DE PINCEMENT » : V_p (« pinch-off voltage »).

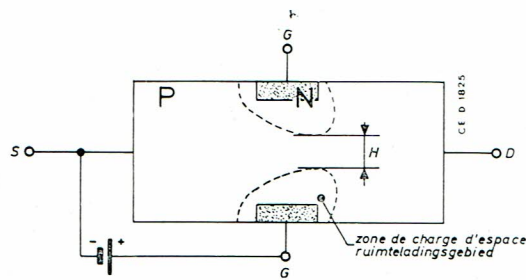


Fig. 4 Zones de charge d'espace d'un transistor FET

Nous pouvons également définir le courant I_{DSS} .

C'est le courant de drain I_D lorsque la PORTE et la SOURCE sont interconnectées (soit $V_{GS} = 0$) et lorsque la valeur de la tension V_{DS} est telle que les zones de charge d'espace se touchent. Comme la porte est reliée à la source, et qu'il existe une tension V_{DS} , il existe toujours une tension inverse aux bornes de la jonction PN. Il en résulte que les deux zones de charge d'espace peuvent se toucher théoriquement. Cette situation est représentée à la figure 5.

En réalité, les deux zones ne se touchent pas. Il existe en effet une limite pour la densité de courant dans le canal, et par conséquent une hauteur limite H du canal. (La densité de courant deviendrait infinie si $H = 0$).

En résumé :

I_{DSS} est la valeur de I_D pour $\begin{cases} V_{GS} = 0 \\ V_{DS} = V_p \end{cases}$

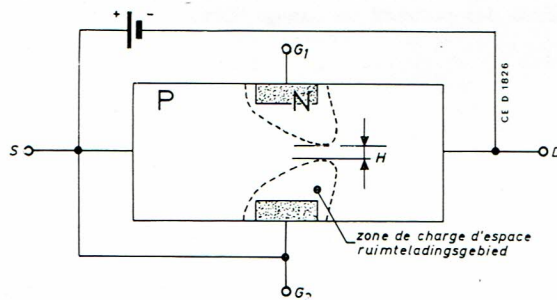


Fig. 5 Situation d'un transistor FET lorsque la porte et la source sont interconnectées et lorsque les zones de charge d'espace se rapprochent

4. CARACTÉRISTIQUES DE TRANSISTOR FET

1) Caractéristique courant-tension d'un FET à canal N

La figure 6 donne la relation qui existe entre I_D et V_{DS} avec V_{GS} comme paramètre. On y distingue deux zones de fonctionnement :

A gauche de la ligne en trait interrompu ($V_{DS} = V_p - V_{GS}$) se situe une région ohmique où le FET se comporte comme une résistance variable : c'est la région « triode ».

A droite de cette ligne se situe la zone de pincement (région de saturation, à courant constant).

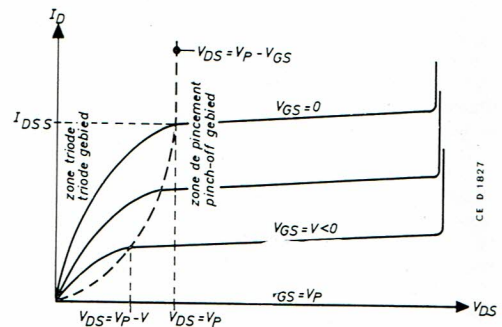


Fig. 6 Caractéristique courant-tension d'un transistor FET

D'autre part, le courant augmente brusquement à partir d'une certaine valeur de V_{DS} , par suite de l'effet d'avalanche.

L'origine des caractéristiques de la figure 6 coïncide avec l'origine du système d'axes.

La figure 7 représente la caractéristique de transfert d'un transistor FET.

L'équation suivante en donne une très bonne approximation :

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p}\right)^n \quad (1)$$

l'exposant n étant pratiquement égal à 2.

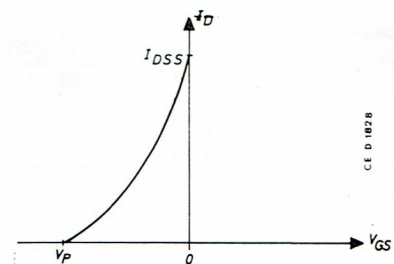


Fig. 7 Caractéristique de transfert d'un transistor FET

2) Transconductance ou pente

La transconductance g_m est définie par la relation

$$g_m = \left(\frac{dI_D}{dV_{GS}}\right)_{V_{DS} = \text{Cte}} = \frac{-2 I_{DSS}}{V_p} \left(1 - \frac{V_{GS}}{V_p}\right) \quad (2)$$

3) Conductance de sortie

$$g_D = \left(\frac{dI_D}{dV_{DS}}\right)_{V_{GS} = \text{Cte}}$$

$$g_D = 0 \text{ pour } V_{DS} = V_p - V_{GS}$$

Il faut noter toutefois que I_{DSS} et n dépendent légèrement de V_{DS} . Pour $V_{DS} = V_P - V_{GS}$, la conductance de sortie s'exprime avec une bonne approximation par la relation

$$g_D = \frac{2}{V_0} (I_D \cdot I_{DSS})^{\frac{1}{2}} \quad (3)$$

avec V_0 = tension déterminée par la longueur du canal et par l'intensité du champ électrique pour laquelle la mobilité des électrons diminue.

Pour les transistors BFW 10 et BFW 11, V_0 varie entre 700 V et 300 V.

4) Conductance d'entrée

Le FET se caractérise par une très faible conductance d'entrée qui est environ égale à celle d'une diode polarisée dans le sens bloquant. Pour les transistors BFW 10 et BFW 11, elle est d'environ 10^{-10} S, ce qui correspond à une impédance d'entrée de 10 GΩ.

5) Fréquence maximale d'utilisation

Le facteur $M = g_m / C_G$ détermine la fréquence maximale d'emploi

g_m = transconductance (pente)

C_G = capacité globale de porte.

Comme g_m varie proportionnellement avec la mobilité μ des porteurs de charge et que μ est environ deux fois plus grande pour un électron que pour un trou dans le cas du silicium, la fréquence limite supérieure d'utilisation d'un FET à canal N (Si) sera deux fois plus élevée que celle d'un FET à canal P (Si).

6) Effet de la température sur la caractéristique de transfert (fig. 8)

Pour un FET, la variation de I_D en fonction de la température est donnée par

$$\frac{dI_D}{dT} = I_D \frac{1}{\mu} \frac{d\mu}{dT} + g_m \frac{d\Phi}{dT} \quad (4)$$

avec $\frac{1}{\mu} \frac{d\mu}{dT}$ = variation relative de la mobilité en fonction de la température

$\frac{d\Phi}{dT}$ variation du potentiel de contact avec la température

g_m = transconductance, (pente) du FET

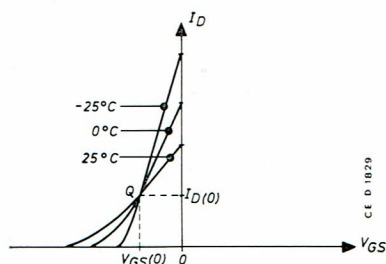


Fig. 8 Effet de la température sur la caractéristique de transfert

En annulant l'expression (4), on trouve la valeur I_D du courant pour laquelle le coefficient de température est nul :

$$\text{Avec } \frac{d\Phi}{dT} = -2,2 \text{ mV/}^\circ\text{C et } \frac{1}{\mu} \frac{d\mu}{dT} = 0,7 \% / ^\circ\text{C}$$

on trouve

$$I_{D(0)} = 0,32 g_m \quad (5)$$

g_m étant défini par l'expression (2).

D'autre part :

$$I_{D(0)} = I_{DSS} \left(1 - \frac{V_{GS(0)}}{V_P} \right)^2 \quad (6)$$

En égalant les expressions (5) et (6) on trouve finalement

$$V_{GS(0)} = V_P + 0,64 \text{ volt} \quad (7)$$

(Dans le cas d'un FET à canal P cette expression devient

$$V_{GS(0)} = V_P - 0,64 \text{ volt}$$

Par conséquent, si l'on rend la tension porte-source égale à $V_{GS(0)}$, le courant de drain sera indépendant de la température. La figure 8 montre l'effet de la température sur la courbe de transfert.

7) Souffle

Dans le cas des FET on peut distinguer trois sortes de bruits :

- le souffle « shot noise », dû au courant de fuite de porte
- le souffle thermique, dû aux fluctuations thermiques de la conductance du canal
- le souffle de génération, particulièrement important aux basses fréquences.

En général, on peut considérer un quadripôle sans souffle avec un générateur de bruit équivalent à l'entrée.

Si le générateur de bruit fournit une tension de souffle E et un courant de souffle I , on a

$$E^2 \simeq 4 kT \frac{0,7}{g_m} \Delta f \quad (8)$$

$$I^2 \simeq \omega^2 \cdot C^2 \cdot E^2 + 2 \cdot q \cdot I_{GS} \cdot \Delta f \quad (9)$$

avec :

k = constante de Boltzmann

T = température en $^\circ\text{K}$

g_m = transconductance

Δf = bande de fréquences

C = capacité totale d'entrée

q = $16 \cdot 10^{-12}$ coulombs

On constate que le facteur de bruit diminue lorsque g_m augmente.

En conclusion, on peut affirmer que le facteur de souffle d'un FET est faible par rapport à celui d'un transistor conventionnel.

8) Gain et distorsion

Une polarisation adéquate du FET permet d'obtenir un compromis entre gain maximal et distorsion minimale.

Gain en tension maximal

La figure 9 illustre un montage à source commune. Avec une bonne approximation, le gain en tension est donné par

$$A_v \simeq -g_m R_D \quad (10)$$

g_m est exprimé par la formule (2) et

$$R_D = \frac{V_{RD}}{I_D} \quad (11)$$

l'expression (10) devient, après substitution de (2) et de (11)

$$A_v \simeq \frac{2 \cdot V_{RD}}{V_P - V_{GS}} \quad (12)$$

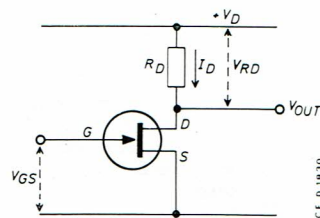


Fig. 9 Montage à source commune

A_v est maximal pour $V_P = V_{GS}$ (point A de la fig. 10). La relation (12) ne constitue toujours qu'une approximation, car pour $V_P = V_{GS}$, $A_v = \infty$, ce qui est physiquement impossible. Ceci résulte également du fait que la relation (1) cesse d'être valable pour les très faibles valeurs de I_D .

A_v est minimal pour $V_{GS} \rightarrow 0$ (point B de la fig. 10).

Dans ce cas

$$A_v = \frac{2 \cdot V_{RD}}{V_P} \quad (13)$$

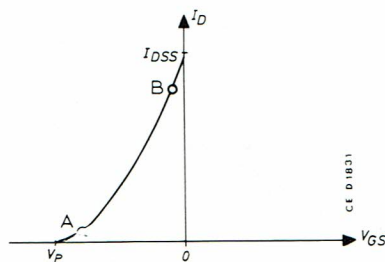


Fig. 10 Caractéristique de transfert

Distorsion minimale

Si l'on suppose que la tension V_{GS} totale est formée d'une composante continue V_{GSQ} et d'une composante sinusoïdale $V_A \cdot \sin \omega t$, on peut écrire

$$V_{GS} = V_{GSQ} + V_A \sin \omega t \quad (14)$$

En introduisant (14) dans l'expression (1) on obtient

$$I_D = I_{DSS} \left[1 - \frac{V_{GSQ} + V_A \sin \omega t}{V_P} \right]^2 \quad (15)$$

On peut développer l'expression (15) d'où

$$I_D = \underbrace{\frac{I_{DSS}}{2} \left(\frac{V_A}{V_P} \right)^2 + I_{DSS} \left(1 - \frac{V_{GSQ}}{V_P} \right)}_{\text{composante continue totale}} - \underbrace{2 \frac{I_{DSS}}{V_P} \left(1 - \frac{V_{GSQ}}{V_P} \right) V_A \sin \omega t}_{\text{composante fondamentale}} - \underbrace{\frac{I_{DSS}}{2} \left(\frac{V_A}{V_P} \right)^2 \cos 2 \omega t}_{\text{harmonique 2.}} \quad (16)$$

On peut définir le facteur de distorsion harmonique comme étant le rapport de la valeur efficace de l'harmonique 2 à la valeur efficace de la fondamentale :

$$D_H = \frac{\frac{I_{DSS}}{2} \left(\frac{V_A}{V_P} \right)^2}{\frac{V_A}{\sqrt{2}}} \times \frac{\sqrt{2}}{-2 \frac{I_{DSS}}{V_P} \left(1 - \frac{V_{GSQ}}{V_P} \right)}$$

$$D_H = \frac{V_A}{4(V_P - V_{GSQ})} \quad (17)$$

De cette dernière relation, il résulte que la distorsion sera minimale si $V_{GSQ} \rightarrow 0$, c.à.d., si $I_{DQ} \rightarrow I_{DSS}$. Ceci peut encore se déduire aisément de la figure 10. On y voit en effet que le point B sur la caractéristique de transfert présente une courbure minimale.

5. POLARISATION D'UN FET

La fig. 11 donne le circuit de polarisation pour un FET, tandis que la figure 12 montre l'effet de la dispersion des caractéristiques de transfert entre les valeurs minimales et maximales, pour un FET donné.

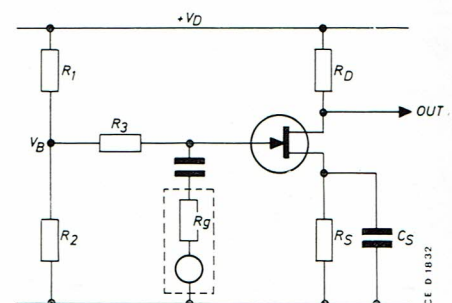


Fig. 11 Circuit de polarisation d'un transistor FET

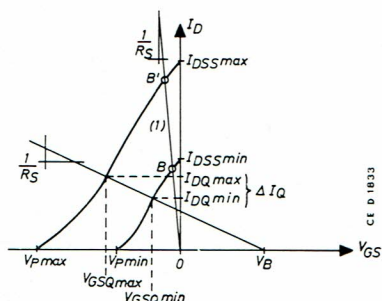


Fig. 12 Dispersion des caractéristiques de transfert

Si l'on recherche une distorsion aussi faible que possible, la valeur de V_B doit être nulle et R_S doit être petit. (ligne 1) Du point de vue signal d'entrée, on aperçoit que la distance entre le point B et l'axe vertical ne peut être inférieure à l'excursion de signal maximale, afin d'éviter que V_{GS} ne devienne positif.

Le courant de repos I_{DQ} peut prendre une valeur quelconque entre I_{DQmax} et I_{DQmin} , il en résulte évidemment une variation correspondante de la tension aux bornes de R_D . Par exemple, si I_{DSS} varie entre 4 et 10 mA, V_{RD} varie entre 4 et 10 V pour $R_D = 1 \text{ k}\Omega$.

Ceci est inadmissible. Il faudrait donc augmenter R_S de manière à réduire ΔI_Q . Cela signifierait également que le point de fonctionnement Q sur la courbe de transfert, se déplacerait vers le bas, entraînant ainsi une augmentation du gain A_v ainsi qu'un accroissement de la distorsion.

Il faut donc rechercher un compromis. En ne découplant qu'une partie de R_S , par exemple, on provoque une diminution du gain, mais aussi une diminution de la distorsion. On détermine R_S et V_B à partir de la figure 12 :

$$R_S = \frac{V_{GSQmax} - V_{GSQmin}}{I_{DQmax} - I_{DQmin}} \quad (18)$$

$$V_B = \frac{V_{GSQmin} \cdot I_{DQmax} - V_{GSQmax} \cdot I_{DQmin}}{I_{DQmax} - I_{DQmin}} \quad (19)$$

Dans ces expressions, les valeurs de I_{DQmax} et de I_{DQmin} sont normalement données, et l'expression (1) permet de trouver les valeurs de V_{GSQmax} et de V_{GSQmin} :

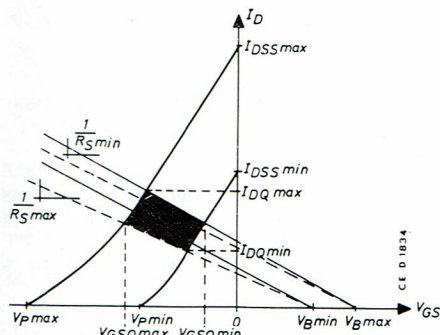


Fig. 13 Zone de fonctionnement d'un transistor FET

$$V_{GSQmax} = V_{Pmax} \left[1 - \sqrt{\frac{I_{DQmax}}{I_{DQmin}}} \right] \quad (20)$$

On trouve une expression similaire pour V_{GSQmin} .

Les valeurs de R_1 et de R_2 sont relativement faibles afin d'assurer une tension V_B stable. La tolérance sur la résistance R_S fait varier légèrement l'angle α tandis que les tolérances sur R_1 et R_2 provoquent un léger glissement de la tension V_B .

Ceci permet de déterminer une zone de fonctionnement, telle que celle indiquée à la figure 13.

6. CONSTRUCTION D'UN TRANSISTOR A EFFET DE CHAMP

La structure des transistors à effet de champ BFW 10 et BFW 11 est représentée schématiquement à la figure 14.

On part d'un matériau P (Si) à conductibilité élevée, qui sert de PORTE. Le matériau est ensuite soumis à une diffusion N. On réalise deux diffusions (I) et (II) du type P+ dans cette couche. P+ (I) pénètre jusque dans le matériau P, ce qui permet de réaliser un canal du type N.

Dans la pratique, plusieurs canaux N sont raccordés en parallèle afin d'obtenir une transconductance élevée.

Enfin, on réalise une diffusion N+ dans le canal, de manière à réduire la résistance série des connexions source-drain, et aussi pour garantir un bon contact avec cette zone N+.

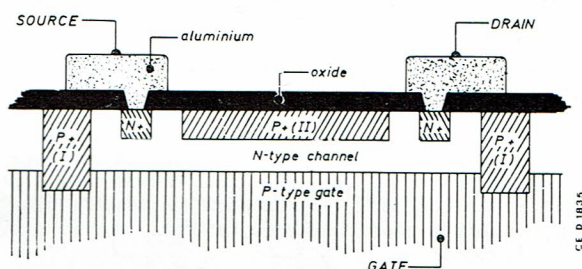


Fig. 14 Structure d'un transistor FET

7. CONSTRUCTION D'UN TRANSISTOR A EFFET DE CHAMP

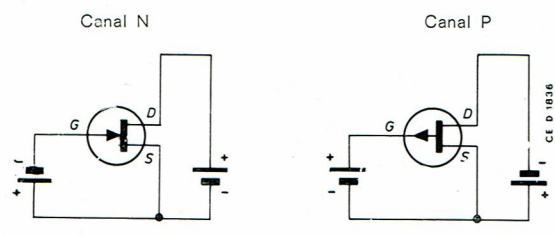


Fig. 15 Représentation graphique d'un transistor FET et sa polarisation

8. TRANSISTOR A PORTE ISOLÉE MOSFET

(MOS = Metal Oxide Semiconductor)

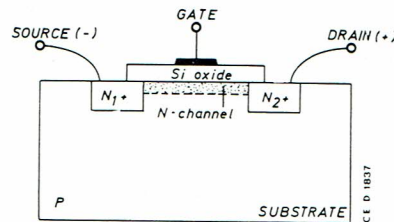


Fig. 16

Dans le cas du MOSFET, on obtient un canal conducteur par accroissement du champ électrique entre deux électrodes (drain et source) voisines. Le canal peut être légèrement dopé, ou bien ne pas être dopé du tout (dans le cas de la figure ci-dessus, le dopage est du type N).

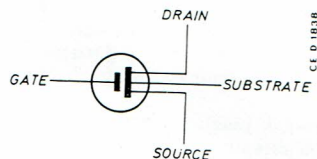


Fig. 17 Symbole graphique d'un transistor MOSFET

1) Canal non dopé (canal induit)

Si une tension V_{DS} est appliquée, la jonction N_1P est passante et N_2P est bloquée. Il ne passera donc qu'un faible courant de fuite du drain vers la source. Si l'on applique une tension positive à la porte, les électrons seront attirés vers la porte, et le canal devient ainsi une zone N reliant N_1 et N_2 . Plus la porte est positive, meilleure devient la conductibilité du canal.

2) Canal dopé (canal initial)

Le canal est légèrement dopé N.

La structure physique est maintenant telle que le canal est conducteur sans polarisation de la porte ($V_{GS} = 0$). Si $V_{GS} < 0$, la conductibilité diminue et les électrons sont refoulés vers le substrat.

Le MOSFET fonctionne alors en « appauvrissement » (« depletion mode »).

Si $V_{GS} > 0$, la conductibilité augmente : le transistor fonctionne en « enrichissement » (« enhancement mode »).

Les caractéristiques d'un transistor MOSFET sont représentées à la figure 18.

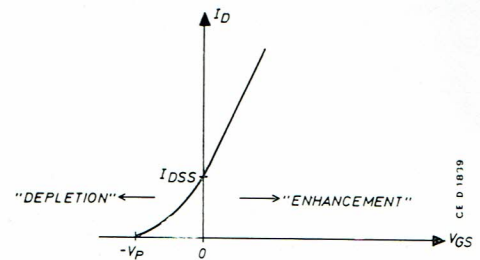


Fig. 18 Caractéristique de transfert d'un transistor MOSFET

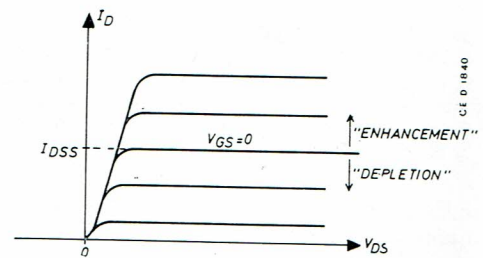


Fig. 19 Caractéristique courant-tension d'un transistor MOSFET

Remarque :

Etant donné que la porte est isolée du canal par l'intermédiaire d'un diélectrique, l'impédance d'entrée entre la grille et la source est très élevée, de l'ordre de $10^{15} \Omega$.

9. QUELQUES EXEMPLES D'APPLICATION

Amplificateur d'entrée pour oscilloscope

(fig. 20)

Impédance d'entrée	: 1 M Ω
Capacité d'entrée	: 7,5 pF
Largeur de bande	: d.c. à 300 MHz
Temps de montée	: ≤ 1 ns
Gain en tension	: 3,6
Tension de bruit efficace (B = 300 MHz)	: $\leq 0,2$ mV (entrée court-circuitée)
Sensibilité	: l'amplificateur est prévu pour un oscilloscope dont la sensibilité maximale est de 5 à 10 mV/cm et la largeur de bande de 150 MHz
Tension d'entrée maximale	: crête à crête : 600 V d.c. : 300 V

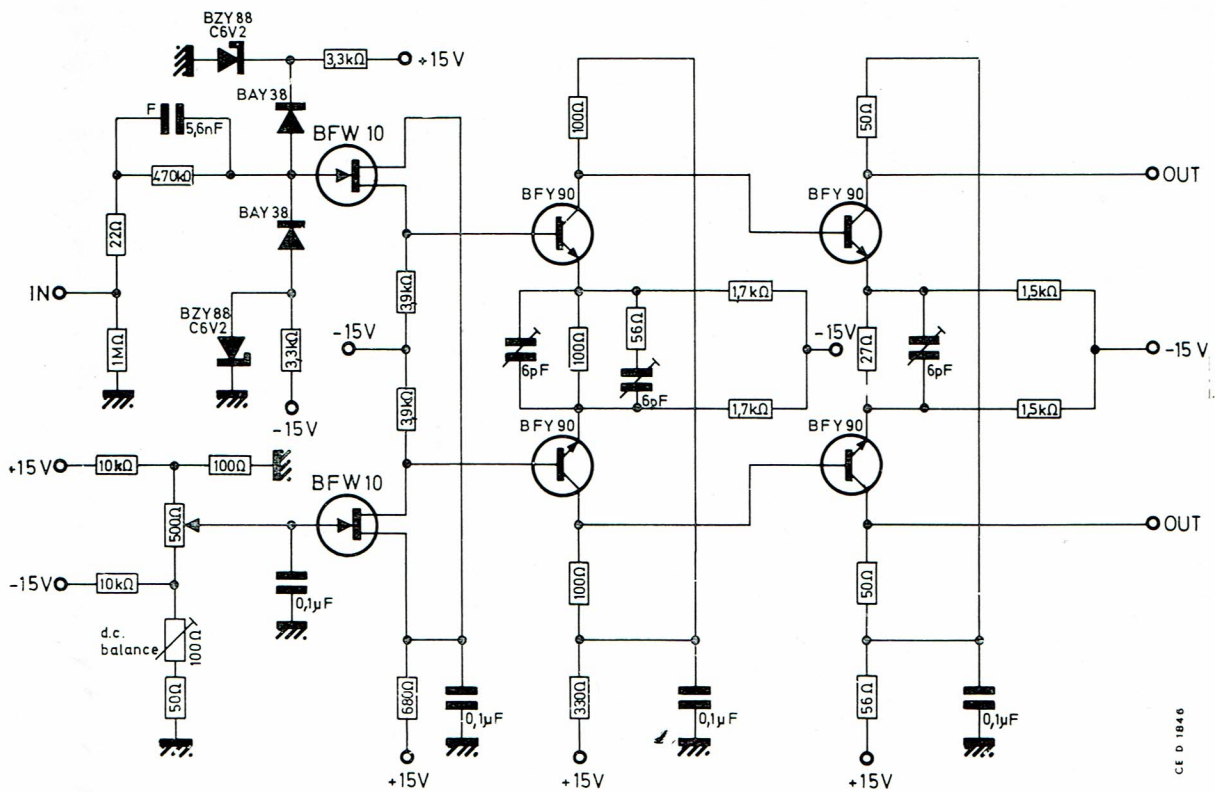


Fig. 20 Amplificateur d'entrée pour oscilloscope

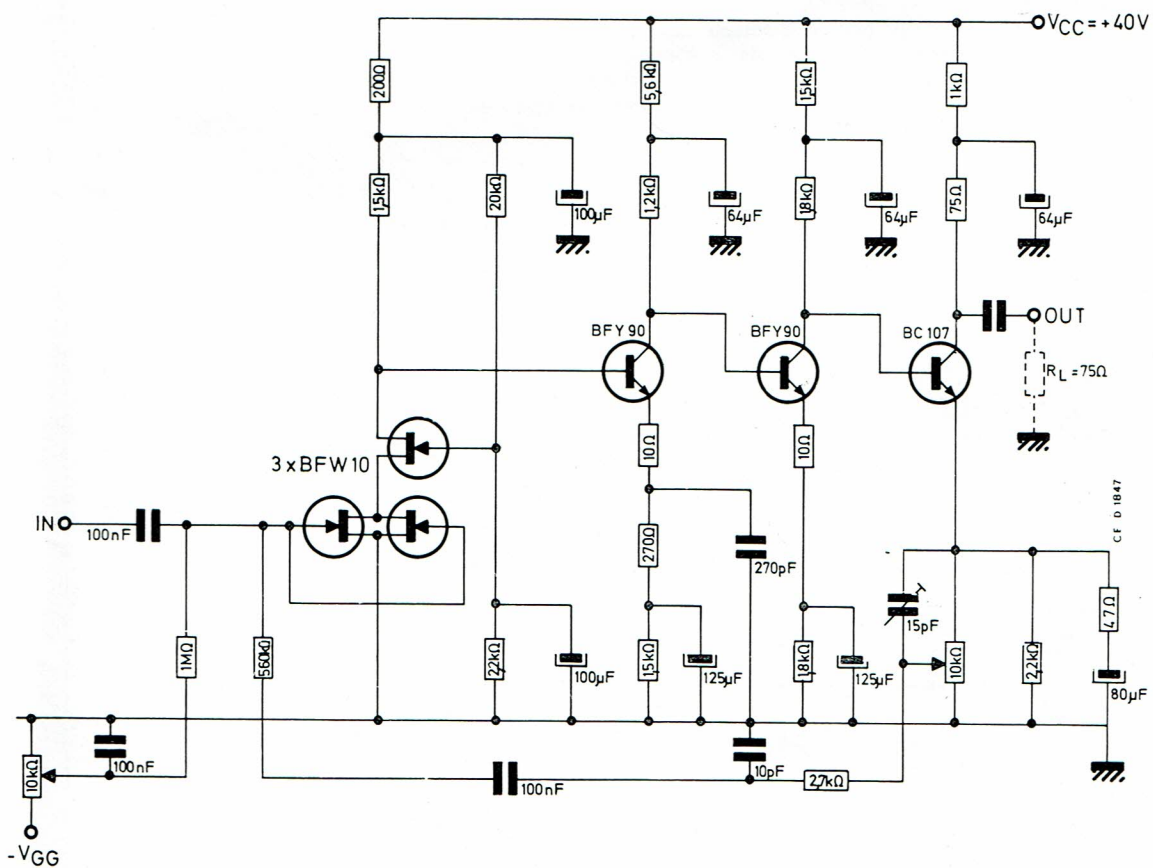


Fig. 21 Amplificateur pour caméra télévision

Amplificateur pour caméra de télévision

(fig. 21 - page 9)

Le circuit proposé est adapté au tube Plumbicon n° 55.876. Le comportement électrique du tube peut être comparé à celui d'une source de courant I_s shuntée par une capacité C_p ($C_p \approx 12$ pF). (Fig. 22.)

$$\text{Impédance de transfert} : \frac{V_o}{I_s} = 10^6 \text{ V/A}$$

$$\text{Impédance de sortie} : R_o = 75 \Omega$$

$$\text{Tension de sortie (d} \leq 5\%) : V_o < 1,3 \text{ V (crête à crête)}$$

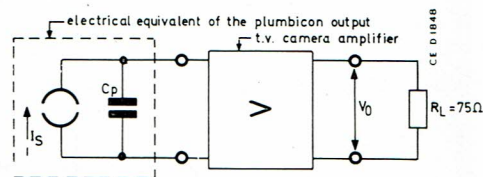


Fig. 22

Rapport signal/bruit :

$$\frac{V_o \text{ p-p (pour } I_s \text{ p-p} = 0,3 \mu\text{A})}{V_n \text{ (tension efficace de bruit de 40 Hz à 5 MHz)}} = 46 \text{ dB}$$

Générateur à dents de scie

(fig. 23)

Le transistor T1 forme avec R_1 , R_2 et R_3 une source à courant constant qui charge linéairement C_1 .

Lorsque la tension en C_1 atteint un niveau défini par R_7 , le multivibrateur T_3 et T_4 bascule et C_1 se décharge par T_3 et D_2 .

Le transistor FET (BFW 10) permet d'obtenir de très grandes constantes de temps (de l'ordre de la minute).

Exemple pratique :

$$R_3 = 6,8 \text{ k}\Omega$$

$$C_1 = 33 \text{ nF}$$

$$C_2 = 1000 \text{ pF}$$

$$t = 92 \mu\text{s} \quad (f = 10,8 \text{ kHz})$$

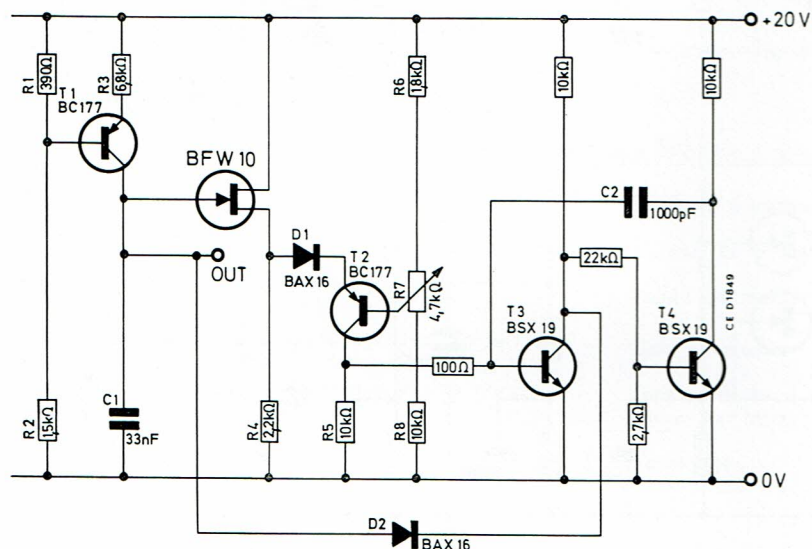


Fig. 23 Générateur à dents de scie

Oscillateur à pont de Wien avec contrôle automatique de gain réalisé par un transistor FET

(fig. 24 et 25)

Le transistor FET (BFW 11) est utilisé comme élément dont la résistance varie avec la tension.

Le signal de sortie est redressé et injecté dans le gate du FET. La résistance dynamique entre drain et source contrôle le gain de l'amplificateur.

L'oscillateur est réalisé avec un amplificateur opérationnel soit sous forme de circuit intégré (fig. 24), soit sous forme de bloc fonctionnel (fig. 25).

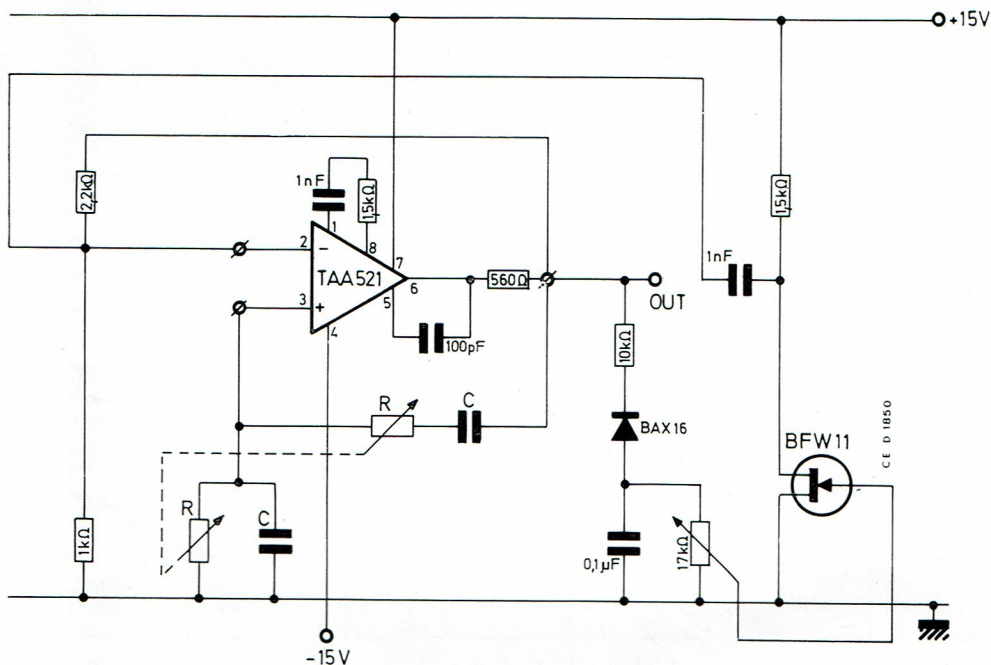


Fig. 24 Oscillateur à pont de Wien réalisé avec un circuit intégré TAA 521

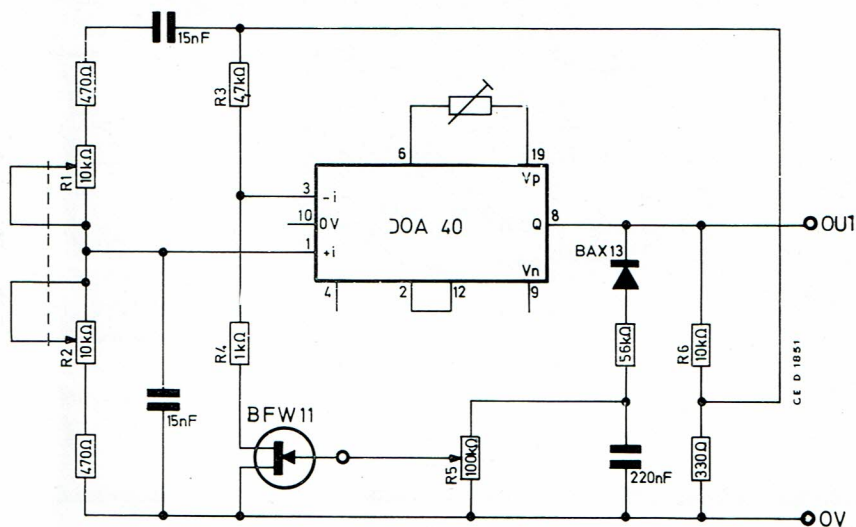


Fig. 25 Oscillateur à pont de Wien réalisé avec le bloc fonctionnel DOA 40

PROGRAMME DES TRANSISTORS FET mble

TRANSISTORS FET - SILICIUM - CANAL N

TYPE	V_{DSmax}	P_{max}	I_{DSS} ($V_{DS} = 15\text{ V}$) ($V_{GS} = 0\text{ V}$)	$-V_{p(GS)}$	pour	F à 100 MHz	r_{DSon} à 1 KHz
	V	mW	mA	V	I_D nA	dB	Ω
BFW 10	30	300	8...20	< 8	0,5	< 2,5	
BFW 11	30	300	4...10	< 6	0,5	< 2,5	
BFW 61	25	300	2...20	< 8	1		
2N3823	30	300	4...20	< 8	0,5	< 2,5	
BSV 78	40	350	> 50	3,75...11	1		< 25
BSV 79	40	350	> 20	2...7	1		< 40
BSV 80	40	350	> 10	1...5	1		< 60

TRANSISTORS FET APPARIES - SILICIUM - CANAL N

Caractéristiques individuelles						Caractéristiques d'appariement	
TYPE	V_{DSmax}	P_{max}	I_{DSS} ($V_{DS} = 15\text{ V}$) ($V_{GS} = 0\text{ V}$)	$-V_{p(GS)}$	à	ΔV_{GS} ($I_D = 0,5\text{ mA}$) ($V_{DG} = 15\text{ V}$)	$\frac{d \Delta V_{GS}}{dT}$ ($I_D = 0,5\text{ mA}$) ($V_{DG} = 15\text{ V}$) $\mu\text{ V}/^\circ\text{C}$
	V	mW	mA	V	I_D nA	mV	
BFS 21	30	300	4...10	< 6	0,5	< 20	< 75
BFS 21A	30	300	4...10	< 6	0,5	< 10	< 40

TRANSISTORS MOSFET - SILICIUM - CANAL N

TYPE	$V_{DS\ max}$	P_{max}	$I_{D\ max}$	I_{DSS} ($V_{GS} = 0\text{ V}$)	$-V_{p(GS)}$	à	r_{DSon}	à
	V	mW	mA	mA	V	I_D μA	f = 1 KHz Ω	V_{GS} V
BFS 28 ⁽¹⁾	20	200	20		$G_1 : < 5$	100		
BFX 63	30	250	50	< 30	$G_2 : < 4$	50		
BSX 82	30	250	50	< 30	0...4,5	20		
BSV 81	$V_{DB} = 30$	200	50 ⁽²⁾				< 50	5
228 BFY	25	300	30	< 10	$V_{GS(TH)} =$ 1...5	10	< 300	10

⁽¹⁾ Double porte isolée

⁽²⁾ tr = 20 ms ; d = 0,1